

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

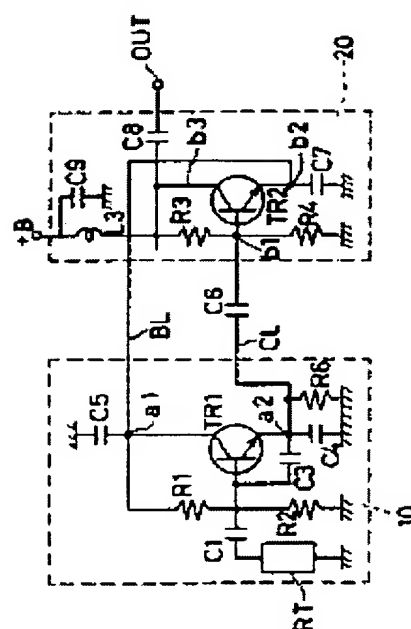
OSCILLATION CIRCUIT

Patent number: JP63209306
Publication date: 1988-08-30
Inventor: FUNADA AKI; others: 01
Applicant: MURATA MFG CO LTD
Classification:
 - international: H03B5/02; H03B5/12
 - european:
Application number: JP19870044499 19870226
Priority number(s):

Abstract of JP63209306

PURPOSE: To attain small size light weight in addition to low power consumption by connecting a bias supply line between a ground part of an oscillation transistor (TR) and a ground part of a buffer TR.

CONSTITUTION: The ground part a1 of the oscillation TR1 and the ground part b2 of the buffer TR2 are connected to a bias supply line BL mutually. Then, a DC bias power supply connected to a power supply terminal +B is supplied to the TR2 of the buffer stage 20 and the DC bias power supply fed to the TR2 is supplied to the TR1 of the oscillation stage 10 via the bias supply line BL. The DC bias power supply fed to the TR2 is fed also to the TR1 via the supply line BL. Even when no choke coil is inserted in the supply line BL, the oscillation output from the TR1 is amplified up to a desired level by the buffer stage 20 and the result is outputted from an output terminal OUT.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-209306

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)8月30日

H 03 B 5/02
5/12

D-8731-5J
Z-8731-5J

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 発振回路

⑯ 特 願 昭62-44499

⑰ 出 願 昭62(1987)2月26日

⑱ 発 明 者 船 田 揚 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑲ 発 明 者 井 上 純 京都府長岡京市天神2丁目26番10号 株式会社村田製作所内

⑳ 出 願 人 株式会社村田製作所 京都府長岡京市天神2丁目26番10号

㉑ 代 理 人 弁理士 岡田 和秀

明細書

1、発明の名称

発振回路

2、特許請求の範囲

(1) 交流的に接地された接地部および発振出力の出力部を具備する発振トランジスタを含む発振段と、

同じく交流的に接地された接地部、前記発振トランジスタからの発振出力を入力される入力部および増幅したその発振出力を出力する出力部を具備するバッファトランジスタを含むバッファ段とを備え、

前記発振トランジスタの出力が前記バッファトランジスタの入力部に加わるようにし、

前記発振トランジスタの接地部と前記バッファトランジスタの接地部とを相互にバイアス供給線で接続してなり、

直流バイアス電源を前記バッファトランジスタに供給し、かつ、前記発振トランジスタには、前記バイアス供給線を介して前記直流バイアス電源

を供給することを特徴とする発振回路。

3、発明の詳細な説明

(産業上の利用分野)

本発明は、発振トランジスタを含む発振段と、バッファトランジスタを含むバッファ段とで構成された発振回路に関する。

(従来の技術)

無線機に用いられる発振回路の内、例えば電圧制御型発振回路には、負荷に対する安定性と所望の出力レベルとを得るために発振トランジスタを含む発振段に対してバッファ段が接続された構成を有したものがある。ところで、このような発振回路で特に移動用の無線機に使用されるものでは小型軽量と、さらに低消費電力化を求められている。その中で、低消費電力化に対応するために発振トランジスタを含む発振段内で消費される直流バイアス電源の電流をそのままバッファトランジスタを含むバッファ段にも供給するようにしたものがある。

第2図はそのような発振回路の従来例を示す回

路図である。第2図において、10は発振段、20はバッファ段である。発振段10は、発振トランジスタTR1と共振器RT等の回路素子を備える。バッファ段20はバッファトランジスタTR2を備える。

発振トランジスタTR1のコレクタは接地コンデンサC5で交流的に接地されるとともに、チョークコイルL1を介して直流バイアス電源+Bを供給される。発振トランジスタTR1は発振段10内の各回路素子の作用(この作用は周知であるからその説明を省略する。)により発振動作を行ってその出力部であるエミッタからバッファ段20に対して発振出力を出力するようになっている。

バッファトランジスタTR2の入力部であるベースは、結合線CL内の結合コンデンサC6を介して発振トランジスタTR1のエミッタに接続される。バッファトランジスタTR2の出力部であるコレクタは、バイアス供給線BL内のチョークコイルL2を介して発振トランジスタTR1のエミッタに接続される。バッファトランジスタTR

2の出力部であるコレクタはコンデンサC8を介して出力端子OUTに接続される。

この構成において、直流バイアス電源+Bは、直接的には発振トランジスタTR1のバイアス用として用いられる一方で、バッファトランジスタTR2のバイアス用としても発振トランジスタTR1のエミッタからバイアス供給線BLのチョークコイルL2を介してバッファ段20のバッファトランジスタTR2のコレクタから供給される。

したがって、従来の発振回路ではバッファ段20に対する直流バイアス電源はその前段の発振段10から供給されるから低消費電力化を図ることができる。

この場合、上記構成を有する従来例の場合では、発振トランジスタTR1の出力部であるエミッタがバイアス供給と発振出力供給との2つの機能を兼ねている。このため、チョークコイルL2がバイアス供給線BLに設けられていないとすると、発振トランジスタTR1のエミッタからバッファトランジスタTR2のベースに注入される発振出

-3-

力波は僅かになり、その発振出力の殆どが出力端子OUTからそのまま出力されてしまう。そうすると、その発振トランジスタTR1から直接、出力端子OUTに出力された発振出力はバッファ段20での増幅を何等されていないから、その出力端子OUTからは所望のレベルの発振出力を得ることができなくなる。

そこで、従来ではこのようなことを防止するためにバイアス供給線BL中に発振出力がそのまま出力端子OUTから出力されることを阻止するためにチョークコイルL2を挿入している。

(発明が解決しようとする問題点)

しかしながら、このようにバイアス供給線に挿入されるチョークコイルにあっては、発振トランジスタからの発振出力のすべてをバッファトランジスタのベースに注入させるために、そのインダクタンス値を大きくする必要がある。

そうすると、チョークコイルは必然的にその形状が大型重量化してしまうから、これでは移動用の無線機等に用いる場合の低消費電力化が可能と

-4-

はなるものの、この発振回路を無線機等に組み込む際の小型軽量化の要望には相反するという問題点がある。

本発明は、低消費電力化のみならず小型軽量化の要望にもマッチした発振回路を提供することを目的とする。

(問題点を解決するための手段)

本発明は、前記目的を達成するために、交流的に接地された接地部および発振出力の出力部を具備する発振トランジスタを含む発振段と、同じく交流的に接地された接地部、前記発振トランジスタからの発振出力を入力される入力部および増幅したその発振出力を出力する出力部を具備するバッファトランジスタを含むバッファ段とを備え、前記発振トランジスタの出力が前記バッファトランジスタの入力部に加わるようにし、前記発振トランジスタの接地部と前記バッファトランジスタの接地部とを相互にバイアス供給線と接続してなり、直流バイアス電源を前記バッファトランジスタに供給し、かつ、前記発振トランジスタには、前記

バイアス供給線を介して前記直流バイアス電源を供給することを特徴としている。

(作用)

バッファ段のバッファトランジスタに供給された直流バイアス電源はバイアス供給線を介して発振段の発振トランジスタに供給される。そのバイアス供給線は発振トランジスタの接地部とバッファトランジスタの接地部との間に接続されているから、そのバイアス供給線中にチョークコイルを挿入しなくても発振トランジスタからの発振出力はバッファ段で所望のレベルにまで増幅されて後出力端子から出力される。

(実施例)

以下、本発明の実施例を図面を参照して詳細に説明する。第1図は、本発明の実施例に係る発振回路の回路図であり、第2図と対応する部分には同一の符号を付している。10は発振段、20はバッファ段である。発振段10は、発振トランジスタTR1と共振器RT等の回路素子を備える。バッファ段20はバッファトランジスタTR2を

備える。

発振段10において、発振トランジスタTR1のベース・コレクタ間とベース・接地間とのそれぞれにバイアス抵抗R1、R2が接続される。発振トランジスタTR1のベースには結合コンデンサC1を介して誘電体共振器またはストリップライン等の共振器RTが接続される。発振トランジスタTR1のベース・エミッタ間には帰還用コンデンサC3が接続されるとともに、そのエミッタ・接地間にはコンデンサC4と抵抗R6との並列回路が接続される。

そして、発振トランジスタTR1は、そのコレクタを接地部a1として接地コンデンサC5を介して交流的に接地されている。このような発振段10は発振トランジスタTR1のエミッタを出力部a2としている。

一方、バッファ段20において、バッファトランジスタTR2のベース・コレクタ間とベース・接地間それぞれにはバイアス抵抗R3、R4が接続される。バッファトランジスタTR2は、入力

-7-

部b1となるそのベースを結合線CLに挿入された結合コンデンサC6を介して発振トランジスタTR1の出力部a2に接続され、またそのエミッタを接地部b2として接地コンデンサC7を介して接地され、そのコレクタを出力部b3として結合コンデンサC8を介して出力端子OUTに接続されるとともに、チョークコイルL3を介して直流バイアス電源の電源端子+Bに接続される。この電源端子+Bは接地コンデンサC9を介して交流的に接地される。

このような構成に加えて、本実施例では発振トランジスタTR1の接地部a1とバッファトランジスタTR2の接地部b2とが相互にバイアス供給線BLで接続される。そして、電源端子+Bに接続された直流バイアス電源を、バッファ段20のバッファトランジスタTR2に供給し、かつ、バッファトランジスタTR2に供給された直流バイアス電源をバイアス供給線BLを介して発振段10の発振トランジスタTR1に供給するように構成されている。

-8-

上記構成において、バッファ段20のバッファトランジスタTR2に供給された直流バイアス電源はバイアス供給線BLを介して発振段10の発振トランジスタTR1に供給される。バイアス供給線BLは発振トランジスタTR1の接地部a1とバッファトランジスタTR2の接地部b2との間に接続されているから、バイアス供給線BL中に、従来例のようなチョークコイルを挿入しなくても発振トランジスタTR1からの発振出力をバッファ段20で所望のレベルにまで増幅させてから出力端子OUTから出力させることができるようになった。

なお、この実施例では電源端子+Bに接地コンデンサC9を設けたために、これによる発振出力の減衰を防止する上でチョークコイルL3を設けているが、このチョークコイルL3としては微小なインダクタンス値を有するものでよい。さらに、このチョークコイルL3は、例えば回路パターンで構成されたインダクタンス等でよいから、発振回路の小型化を図る上での不都合はない。

-9-

-31-

-10-

また、バイアス供給線B Lが短くなるよう部品配置設計すればコンデンサC5とC7は1つのコンデンサに置き換えることができ、より小形になる。

(発明の効果)

以上説明したことから明らかなように本発明によれば、バッファ段のバッファートランジスタに直流バイアス電源を直接供給し、その直流バイアス電源をバイアス供給線を介して発振段の発振トランジスタに供給するようにし、かつ、そのバイアス供給線を発振トランジスタの接地部とバッファートランジスタの接地部との間に接続して構成したから、バッファ段の直流バイアス電源を発振段のそれに兼用することで低消費電力化に寄与できるとともに、バイアス供給線には発振段からの発振出力が注入されず、しかもそのバイアス供給線は交流的に接地されるから、そのバイアス供給線中にチョークコイルを挿入しなくても発振トランジスタからの発振出力を、バッファ段で所望のレベルにまで増幅させて後出力端子から出力させるこ

とができる。したがって、本発明ではインダクタンス値の大きい、したがって、従来のような形状が大きいかつ重量も重いチョークコイルが不要になることから無線機などに使用される発振回路としては小型軽量化に適したものとなる。

4、図面の簡単な説明

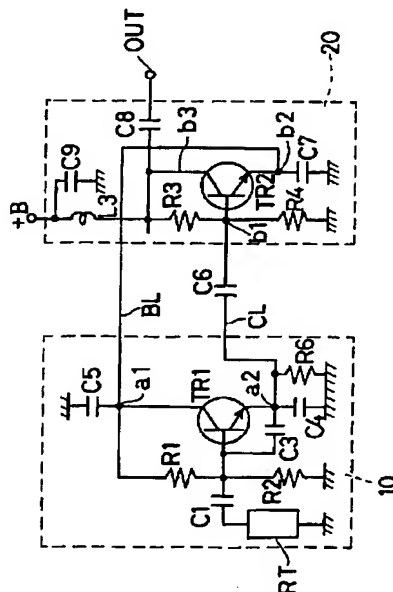
第1図は本発明の一実施例の発振回路の回路図、第2図は従来例の回路図である。

10…発振段、20…バッファ段、TR1…発振トランジスタ、TR2…バッファートランジスタ、CL…結合線、BL…バイアス供給線、a1…発振トランジスタの接地部、a2…発振トランジスタの出力部、b1…バッファートランジスタの入力部、b2…バッファートランジスタの接地部、b3…バッファートランジスタの出力部。

出願人 株式会社 村田製作所

代理人 弁理士 岡田和秀

第1図



第2図

